

# 温度检测工程模块划分总结与分析

作者：王斌

本文为明德扬原创文章，转载请注明出处！

很多朋友在学习 FPGA 的时候会发现模块划分很令人头大，今天我就通过明德扬温度检测工程来与大家分享一下本人的划分思路。

明德扬温度检测工程是基于 FPGA 的一个实用项目，可以在明德扬的 MP801 开发板上进行实验学习。本工程功能虽小，但基本上涉及了 FPGA 的常见功能，如接口传输、指令解析、外设的控制等，是比较好的入门工程。

## 一、模块划分要点总结

1、列出项目的功能要求（客户提出的产品功能要求）

2、画出硬件的系统结构框图（添加外设）

3、框图中每个外围接口都对应有一个接口转换模块

接口转换模块的作用是将外围器件的接口时序转为通用的接口时序，或者将通用接口时序转换为外围器件接口时序，这样使得 FPGA 内部其他模块不用再关心外围接口的时序了。

MDY 规范通用接口时序：

- data 以及对应的 vld，传输单个数据格式
- MDY 的包文格式，din，vld，SOP，EOP，MTY，ERR
- wren，waddr，wdata；rden，raddr，rdata，rdata\_vld

4、考虑是否涉及指令系统（操作码+数据格式）

上位机，例如 PC，ARM，DSP 或者其他器件，只涉及到一个接口，但是却有很多指令或者命令功能要发送，因此就需要一个指令系统。

指令系统一定会涉及到**命令**、**地址**和**数据**。这种情况，肯定会有一个“**寄存器解析模块**”，根据命令、地址和数据，改变相应的寄存器的值。

5、考虑外围器件是否涉及寄存器配置

项目中有某些外设，上电工作前需要进行配置才能按要求工作。因此需要对外设内部寄存器进行读写，这一流程是通过 FPGA 来进行配置。

遇到这个情况，使用 MDY 推荐的模块寄存器配置结构：

**寄存器配置表模块+寄存器读写配置模块+外设配置接口时序转换模块**

6、根据实际情况，增加、补充或者拆分，优化对应模块，随时调整

原则：根据接口信号，看模块间是否方便对接。接口就决定了模块功能。所以在这一层的调整，一定要**清楚接口的定义**。

7、考虑是否涉及多路进一路出，要用 FIFO

调度 FIFO 要考虑自身带宽能否满足多路一起突发发送时的数据量情况。如果带宽不满足，就要输出给上游模块 RDY 信号。此时 RDY 信号有效取决于自己设置 FIFO 的 Almost Full 信号。如果带宽满足则不必设 RDY 信号。

## 8、考虑是否涉及到速率匹配问题，要加上 RDY 信号或者 FIFO

首先考虑与外围器件通信的接口上是否需要 rdy 信号（FPGA 内部运行频率往往与设接口速率不一致），然后考虑 FPGA 内部模块间数据带宽是否不一致，有等一等的情况。

## 二、温度检测案例分析

接下来根据上面的总结的要点，通过实际项目案例来分析一下 FPGA 内部功能模块是怎样划分的。这里我们选取已经做过的温度检测项目，接下来按照上面总结的模块划分步骤，一步步完成模块初步划分！

### 1.列出项目的功能要求

本项目功能要求：上位机通过发送一系列不同命令给 FPGA，FPGA 接收到指令后执行各个指令对应的操作。同时将 DS18B20 采集到的温度值实时在数码管上实时显示出来并传给上位机。要求上位机可以发送命令设置报警温度上限和下限值。当温度值超过温度上限或者下限，蜂鸣器就开始鸣响。可以发送命令关闭或打开数码管显示。

#### 功能分析：

- a) 上位机发送命令给 FPGA（开关数码管显示、开关蜂鸣器、复位温度传感器、开启温度转换，读转换后温度值、设置报警温度上限下限值）；
- b) 读写 DS18B20；
- c) 数码管显示；
- d) 数码管显示开关控制；
- e) 计算温度值；
- f) 将计算后的温度值发送给上位机；
- g) 设置温度上限、下限；
- h) 蜂鸣器开关控制。

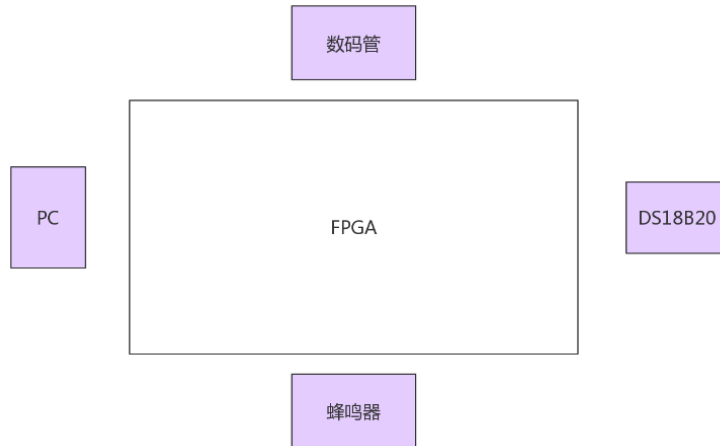
### 2.画出硬件系统结构框图

根据步骤 1 总结出的功能要求，找到除 FPGA 外需要哪些外围器件。

外围器件总共需要四个：

- a) PC
- b) 数码管
- c) 温度传感器 DS18B20
- d) 蜂鸣器

画出系统框图如下所示：



### 3.框图中每个外围接口都对对应有一个接口转换模块

首先要思考 PC 与 FPGA 通信需要哪种方式？

上位机 PC 与 FPGA 通信既有发送也有接收，由于 PC 发送命令给 FPGA 的速度慢于 FPGA 回传温度值给 PC 的速度，所以上位机 PC 与 FPGA 通信接口速度取决于 FPGA 回传温度值给 PC 的速度。

### DS18B20

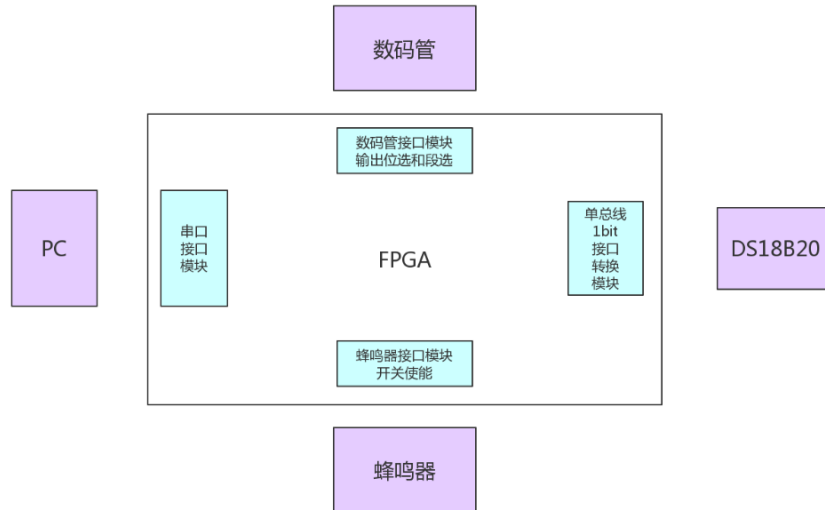
#### 可编程分辨率的单总线. 数字温度计

特征

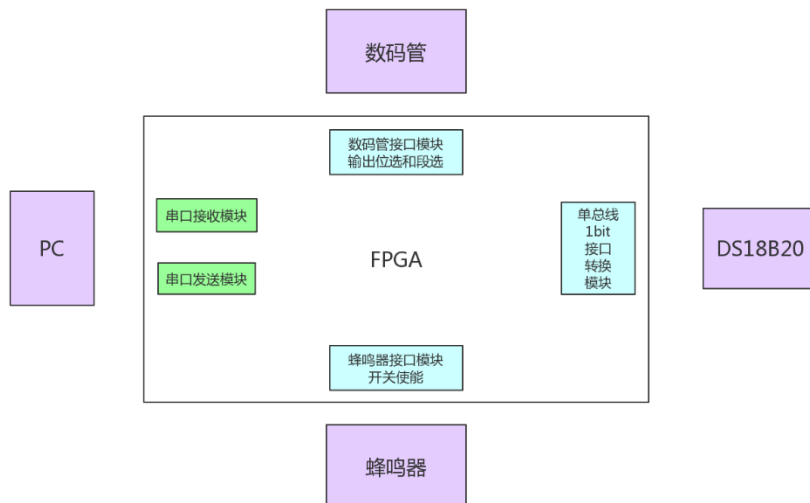
- 独特的单线接口仅需一个端口引脚进行通讯
- 每个器件有唯一的64 位的序列号存储在内部存储器中
- 简单的多点分布式测温应用
- 无需外部器件
- 可通过数据线供电。供电范围为3.0V到5.5V
- 测温范围为-55~+125℃（-67~+257°F）
- 在-10~+85℃范围内精确度为±5℃
- 温度计分辨率可以被使用者选择为9~12位
- 最多在750ms 内将温度转换为12 位数字
- 用户可定义的非易失性温度报警设置
- 报警搜索命令识别并标志超过程序限定温度（温度报警条件）的器件
- 与DS1822兼容的软件
- 应用包括温度控制、工业系统、消费品、温度计或任何热感测系统

查阅手册如上图所示，得知 DS18B20 转换一次采集的温度值需要 750ms。所以 FPGA 与上位机通信接口速率大于 750ms 就不会丢传数据。因此选用串口作为上位机与 FPGA 的通信接口足够满足要求了。

- 数码管段选位选接口模块：完成数码管位选和段选的输出
- DS18B20 单 bit 转换接口模块：DS18B20 是单总线协议，只支持 1bit 数据传输，所以需要 MDY 规范接口转换为 1bit
- 蜂鸣器开关使能接口模块：完成蜂鸣器开关使能

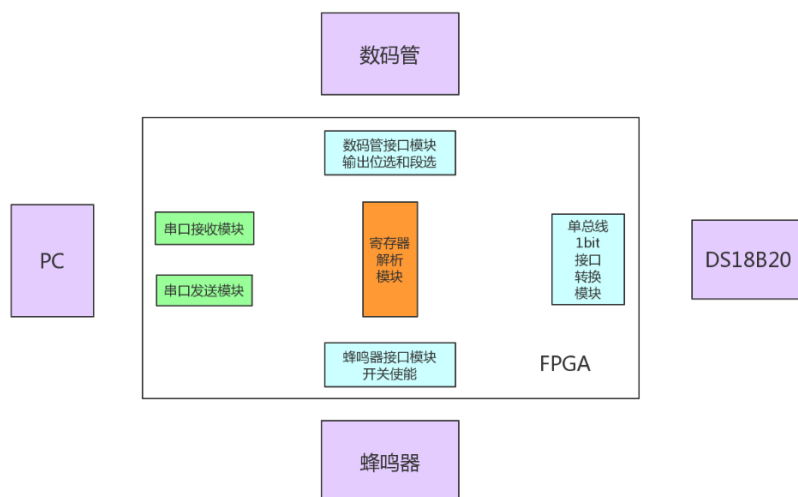


将串口接口转换模块功能细分为“串口接收串转并模块”和“串口发送并转串模块”，进一步转化为符合 MDY 规范的接口。如下图所示：



#### 4.考虑是否涉及指令系统

本项目涉及指令系统，上位机需要发送指令给 FPGA，进而配置温度传感器，配置温度报警上限和下限值，同时可以发送指令控制数码管显示关闭，蜂鸣器开关。因此，系统框图中需要加入“寄存器解析模块”，如下图所示：



### 5.考虑外围器件是否涉及寄存器配置

本项目中，DS18B20 需要配置内部寄存器，但是本项目并没有采用 MDY 模板的方式（读取配置寄存器表的方式来对 DS18B20 进行配置），而是通过上位机发送配置命令，解析配置寄存器值再对 DS18B20 进行配置。

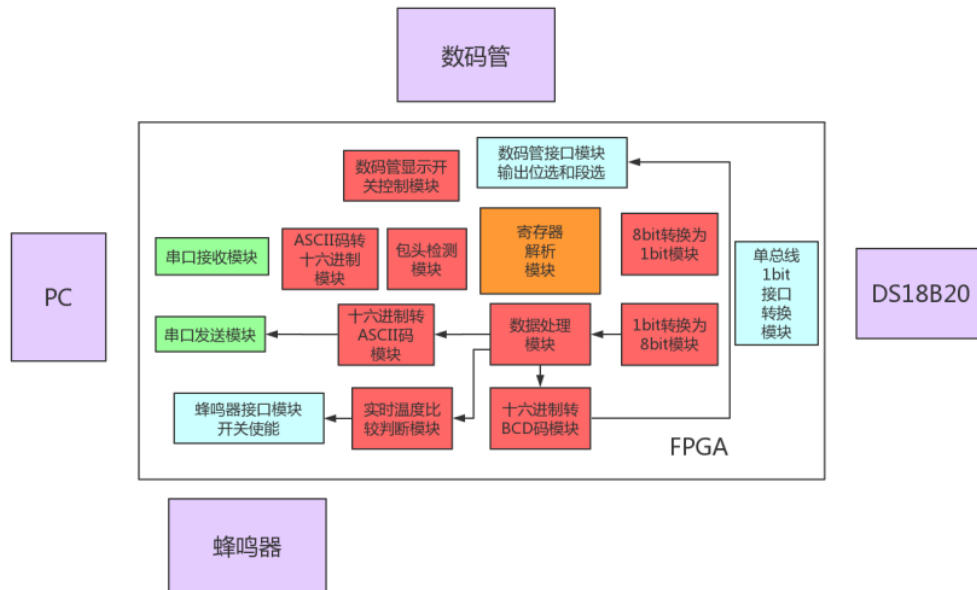
### 6.根据实际情况，增加、补充或者拆分独立对应模块，随时调整

到第 6 步，根据数据流向，需要对模块间的接口进行详细分析了，补充模块或者将功能相同的模块合并。

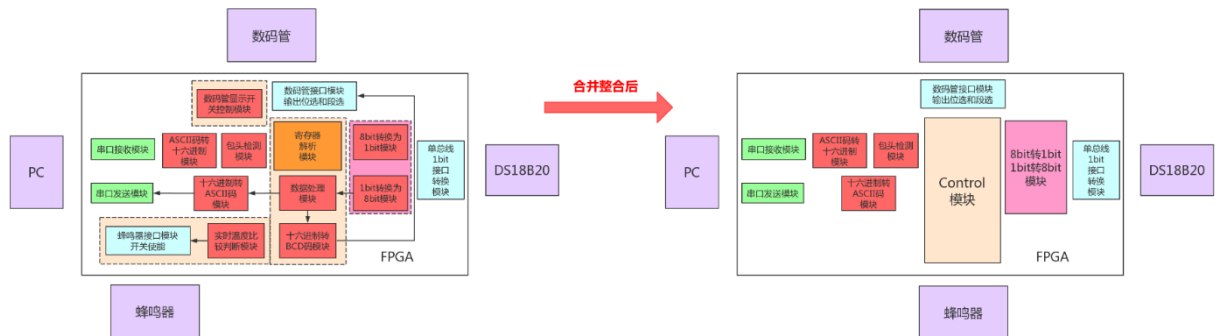
首先，从串口接口方向思考，

- 接收到的数据是上位机发来的 ASCII 码，为了方便 FPGA 对指令解析，需要将 ASCII 码译码，转化为对应的十六进制。因此需要一个 ASCII 码转 8bit 十六进制模块；
- 接下来，需要对接收包文的包头进行检测，符合正确包头条件的包文保留，否则丢包处理。所以需要需要一个包头检测模块，用来过滤接收到的有效包文；
- 经过寄存器解析模块后，会将指令解析出来，根据指令功能要求可能分别发送给 DS18B20、数码管显示开关控制模块、数码管段选位选接口模块、蜂鸣器控制接口模块；
- 寄存器解析模块发送过来的是 8bit 数据，不能直接发送给 DS18B20（18B20 只接收单 bit），所以在寄存器解析模块和单总线转换接口模块之间需要一个 8bit 转换为 1bit 模块；
- 温度报警功能需要做判断实时温度是否大于上限值，是否小于下限值。所以需要需要一个实时温度值比较判断模块；
- 然后，从 DS18B20 方向思考；
- 采集到的温度数据，通过单 bit 接口转换模块传给 FPGA 的是单 bit 数据，为了后面方便 FPGA 对数据进行处理，需要将 1bit 转换为 8bit。所以需要需要一个 1bit 转 8bit 模块；
- 8bit 温度数据需要经过计算处理，因此需要一个数据处理模块；
- 上位机只显示 ASCII 码格式数据，为实现温度值在上位机上能显示，需要将 8bit 温度值转换为 ASCII 码，所以需要需要一个 8bit 十六进制数据转换为 ASCII 码模块；
- 经过数据处理后的结果是十六进制，而数码管显示的是 BCD 码，为了实现数码管上显示正确数据，因此需要一个十六进制转 BCD 码模块。

完善后如下图所示：



接下来将功能互斥、数据流向相关，接口一致的模块做合并简化处理，如下图所示：



### 7.考虑是否涉及多路进一路出，要用 FIFO

本项目数据流方面没有涉及多路进一路出的问题，不需要考虑此处的 FIFO 问题。

### 8.考虑是否涉及到速率匹配问题，要加上 RDY 信号或者 FIFO

本项目涉及速率匹配问题。

首先考虑与外围器件通信的接口上是否需要 rdy 信号。

与 DS18B20 通信是通过寄存器解析模块解析出对 DS18B20 的操作指令，发送给 8bit 转 1bit 模块，因此需要考虑 DS18B20 能否时刻响应操作指令？

这个问题在选择上位机与 FPGA 的通信接口时，已经考虑过了，串口的速率小于 FPGA 写 DS18B20 速率的。

查阅手册得知，写一次 1bit 的数据给 18B20 需要 63us，8bit 需要  $63 \times 8 = 504us$ ，小于串口发送一次 8bit 指令给 FPGA 时间  $1000000us / 9600 \times 8 = 833us$ 。

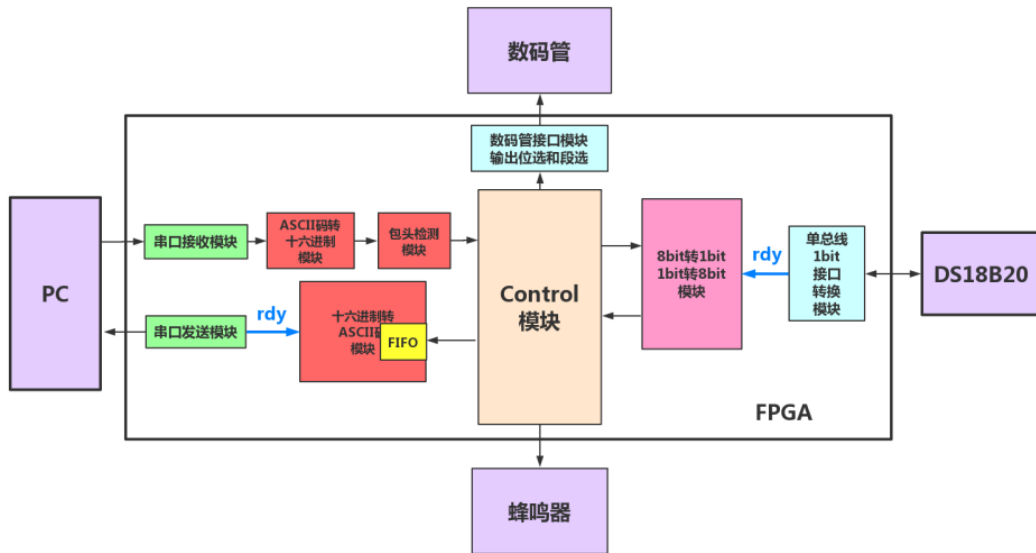
所以串口接收数据通路上不需要考虑缓存 FIFO 问题。

在单总线 1bit 接口转换模块中，由于写 DS18B20 时序速率远小于 FPGA 内部读写频率，需要告知 8bit 转 1bit 模块每写 1bit 数据要等一等，待时序满足发送完 1bit 时序要求后，再发送新的 1bit 数据。所以在单 bit 接口转换模块与 8bit 转 1bit 模块间需要设 rdy 信号。

接下来考虑一下串口发送端。由于串口发送模块进行并串转换需要时间，因此串口发送模块需要告知上游十六进制转 ASCII 码模块等一等，因此在串口发送模块与十六进制转 ASCII 码模块间需要设 rdy 信号。

由于串口发送模块并串转换需要等待，从而导致十六进制转 ASCII 码模块也需要缓存 control 模块发来的数据。因此十六进制转 ASCII 码模块中需要引入 FIFO。

最终得到的模块图如下所示：



到此，根据模块划分步骤一步步做下来，温度检测工程的模块划分雏形初步已经完成。具体实践中需要根据 FPGA 内部信号的调整，随时拆分或独立来增减功能模块。

以上就是我做模块划分的基本思路，大家有什么问题可以加Q群 544453837 进行交流，更多 FPGA 相关资料可以登录明德扬论坛进行学习讨论：<http://www.fpgabbs.cn/>！